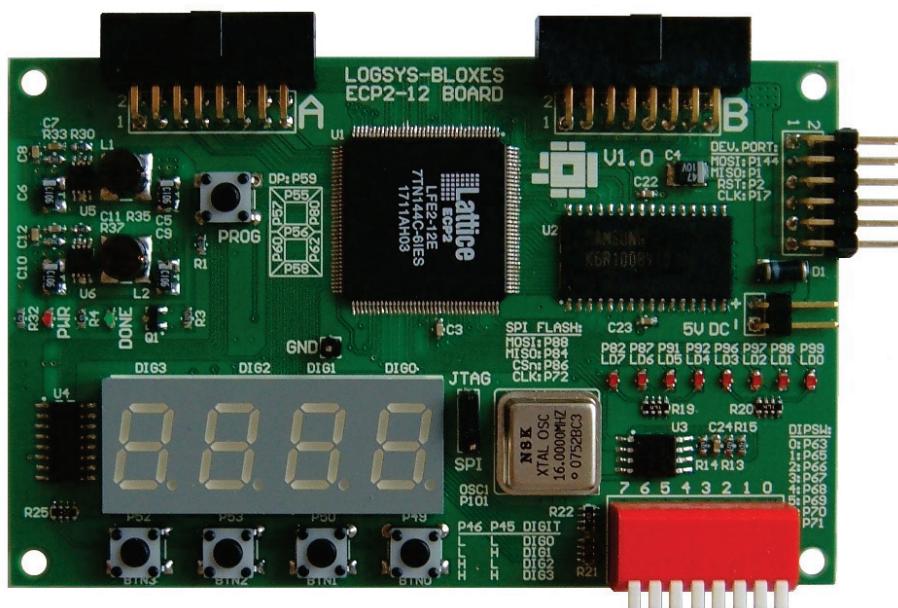




LOGSYS

LOGSYS ECP2 FPGA KÁRTYA

FELHASZNÁLÓI ÚTMUTATÓ



2012. szeptember 18.
Verzió 1.0

Tartalomjegyzék

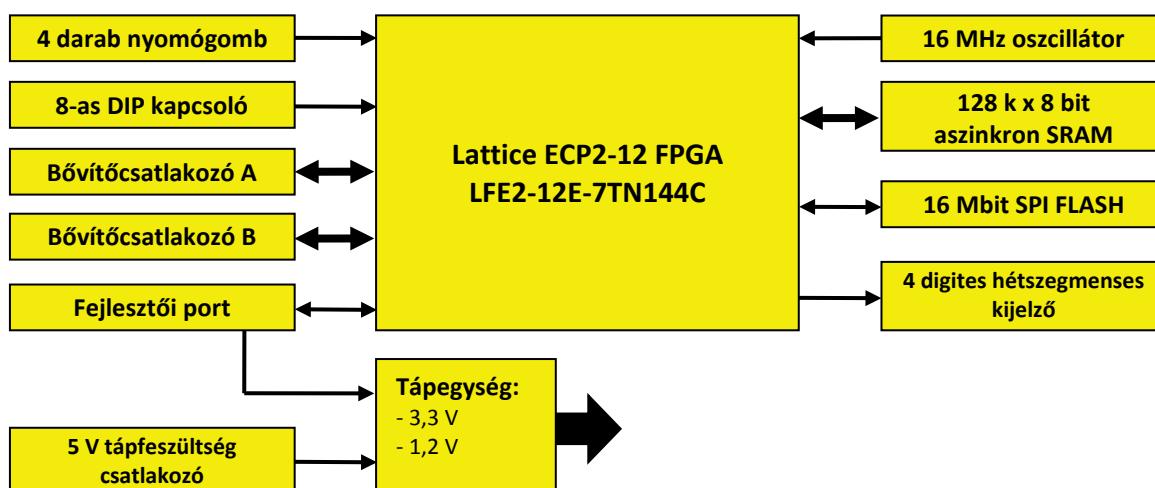
1	Bevezetés.....	1
2	Memóriák	3
2.1	Aszinkron SRAM.....	3
2.2	SPI buszos soros FLASH memória.....	3
3	Megjelenítő eszközök.....	4
3.1	LED-ek	4
3.2	Hétszegmenses kijelző	4
4	Beviteli eszközök.....	5
4.1	DIP kapcsoló.....	5
4.2	Nyomógombok.....	5
5	Órajel források	5
6	FPGA konfigurációs módok	6
7	LOGSYS fejlesztői port.....	6
8	Tápellátás.....	7
9	Bővítőcsatlakozók	7
10	A kártya kapcsolási rajza	8
10.1	FPGA.....	8
10.2	Csatlakozók, memóriák	10
10.3	LED-ek, kijelzők, DIP kapcsoló, nyomógombok	11
10.4	Tápegység	12
	Változások a dokumentumban.....	13

1 Bevezetés

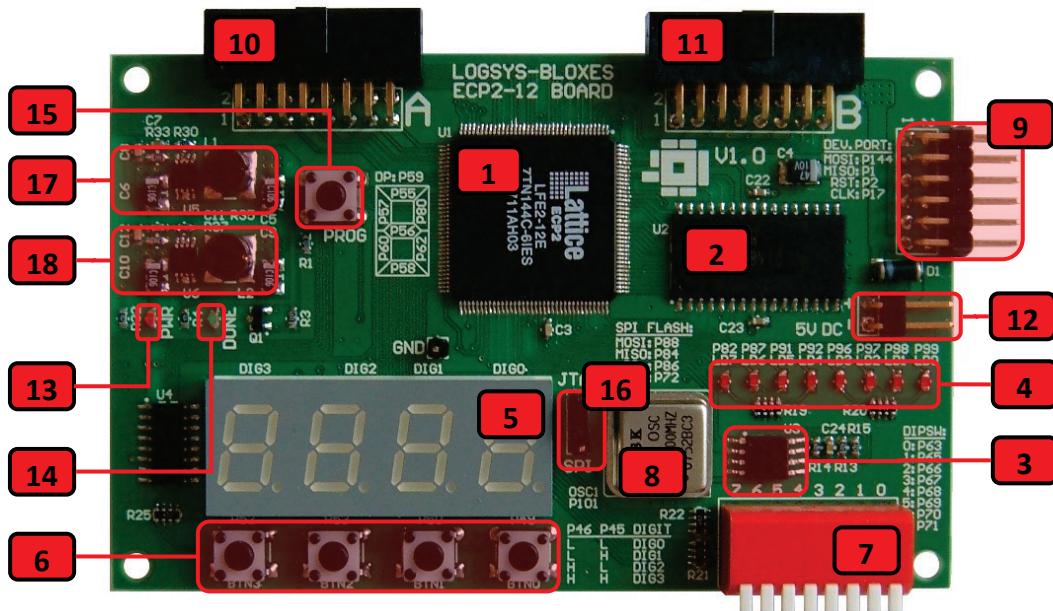
A LOGSYS ECP2 FPGA kártya egy egyszerű felépítésű, elsősorban kezdő felhasználók számára készült FPGA kártya. A felhasznált FPGA-nak köszönhetően azonban alkalmas összetettebb tervek megvalósítására is. A kártya blokkvázlata az 1-1. ábrán látható. A kártya felépítését az 1-2. ábra szemlélteti.

A kártyán az alábbi komponensek találhatók:

- Lattice [LFE2-12E-7TN144C](#) típusú FPGA, amely lehetővé teszi összetettebb logikák és kisebb mikroprocesszoros rendszerek megvalósítását. Az eszköz főbb jellemzői:
 - 12000 darab 4 bemenetű LUT és flip-flop
 - 12 darab 18 kbites blokk-RAM
 - 6 darab sysDSP blokk (egy 36 x 36 bites, négy db 18 x 18 bites vagy nyolc 9 x 9 bites MAC egység sysDSP blokkonként)
 - 2 darab PLL és 2 darab DLL (Delay Locked Loop)
- Memóriák a program és az adatok tárolására:
 - Egy 128 k x 8 bites, 10 ns-os aszinkron SRAM (Samsung K6R1008V1D-TI10)
 - Egy 16 Mbites SPI buszos soros FLASH memória (Winbond W25P16 / W25X16)
 - A soros FLASH memória konfigurációs memóriaként is szolgál az FPGA számára
- Megjelenítő eszközök:
 - 8 darab LED
 - 4 digits hétszegmenses kijelző
- Beviteli eszközök:
 - 4 darab nyomógomb
 - 8-as DIP kapcsoló
- Egy 16 MHz-es oszcillátor
- Csatlakozó a LOGSYS fejlesztői kábel számára
- 2 darab csatlakozó a kiegészítő modulok számára:
 - 13 FPGA I/O láb
 - 5 V és 3,3 V tápfeszültség kimenet



1-1. ábra: A LOGSYS ECP2 FPGA kártya blokkvázlata.



1-2. ábra: A LOGSYS ECP2 FPGA kártya.

A LOGSYS ECP2 FPGA kártya felépítése:

1. Lattice LFE2-12E-7TN144C típusú FPGA
2. 128 k x 8 bites, 10 ns hozzáférési idejű aszinkron SRAM
3. Winbond W25P16 vagy W25X16 típusú 16 Mbites SPI buszos soros FLASH
4. 8 darab LED
5. 4 digites hétszegmenses kijelző
6. 4 darab nyomógomb
7. 8-as DIP kapcsoló
8. 16 MHz-es oszcillátor
9. Csatlakozó a LOGSYS fejlesztői kábel számára (fejlesztői port)
10. Csatlakozó a kiegészítő modulok számára (A)
11. Csatlakozó a kiegészítő modulok számára (B)
12. 5 V tápfeszültség csatlakozó
13. A bekapcsolt tápfeszültséget jelző piros LED (PWR)
14. Az FPGA sikeres felkonfigurálását jelző zöld LED (DONE)
15. Az FPGA újrakonfigurálását elindító nyomógomb (PROG)
16. Az FPGA konfigurációs módját kiválasztó jumper
17. 3,3 V feszültséget előállító tápegység
18. 1,2 V feszültséget előállító tápegység

2 Memóriák

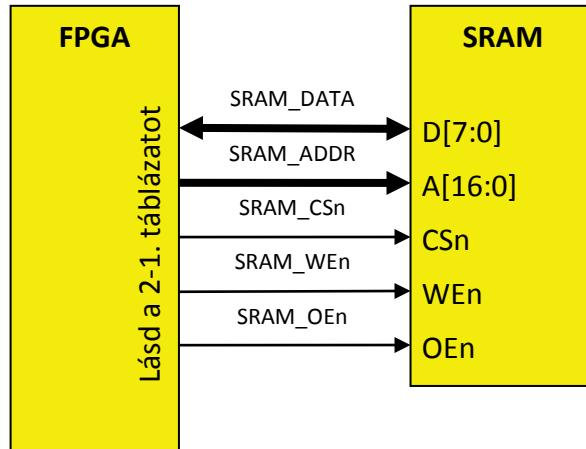
2.1 Aszinkron SRAM

Az FPGA kártyán található Samsung K6R1008V1D-TI10 típusú 128 k x 8 bites, 10 ns elérési idejű aszinkron SRAM bekötését a 2-1. táblázat és a 2-1. ábra mutatja. A vezérlő jelek (CSn, WEn és OEn) aktív alacsony szintűek.

2-1. táblázat: Az SRAM bekötése.

Adatbusz		Címbusz	
Jel	FPGA lóból	Jel	FPGA lóból
D0	P100	A0	P109
D1	P110	A1	P108
D2	P111	A2	P107
D3	P112	A3	P104
D4	P125	A4	P114
D5	P126	A5	P115
D6	P140	A	P116
D7	P137	A7	P118
		A8	P86
		A9	P121
		A10	P122
		A11	P123
		A12	P92
		A13	P134
		A14	P129
		A15	P130
		A16	P131

Vezérlő jelek	
Jel	FPGA lóból
CSn	P103
WEn	P113
OEn	P136



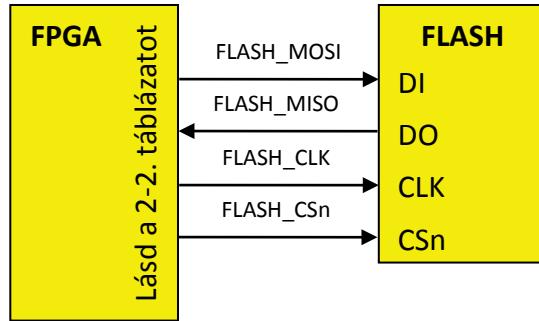
2-1. ábra: Az SRAM bekötése.

2.2 SPI buszos soros FLASH memória

A LOGSYS Cyclone III FPGA kártyán található Winbond W25P16 vagy W25X16 típusú 16 Mbites SPI buszos soros FLASH memória bekötését a 2-2. táblázat és a 2-2. ábra mutatja. A soros FLASH memória konfigurációs memóriaként is szolgál az FPGA számára. Az eszköz működéséről és használatáról részletesen annak adatlapjában olvashatunk, amely letölthető a gyártó honlapjáról: <http://www.winbond.com>. A CSn chip select jel aktív alacsony szintű.

2-2. táblázat: A FLASH memória bekötése.

FLASH	FPGA lóból
DI (MOSI)	P88
DO (MISO)	P84
CLK	P72
CSn	P86



2-2. ábra: A FLASH memória bekötése.

3 Megjelenítő eszközök

3.1 LED-ek

A LOGSYS ECP2 FPGA kártyán található 8 darab LED bekötését a 3-1. táblázat mutatja. A LED-ek LD0-tól LD7-ig vannak számozva, a bal szélső LED az LD7, a jobb szélső LED az LD0. A LED-ek vezérlő jelei aktív magas szintűek.

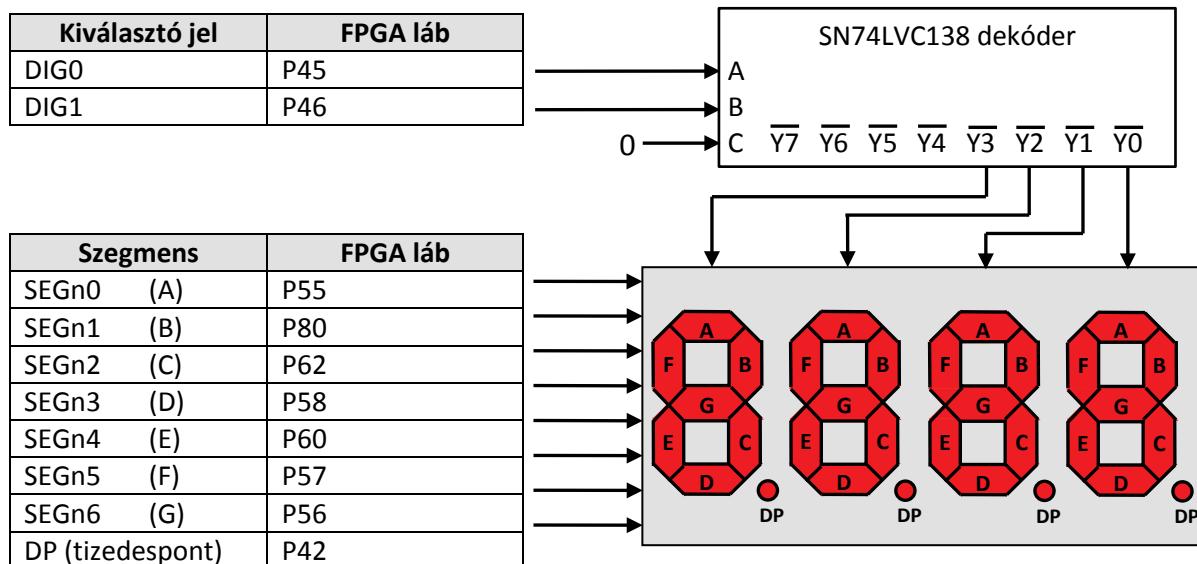
3-1. táblázat: A LED-ek bekötése.

LED	LD7	LD6	LD5	LD4	LD3	LD2	LD1	LD0
FPGA lab	P87	P87	P91	P92	P96	P97	P98	P99

3.2 Hétszegmenses kijelző

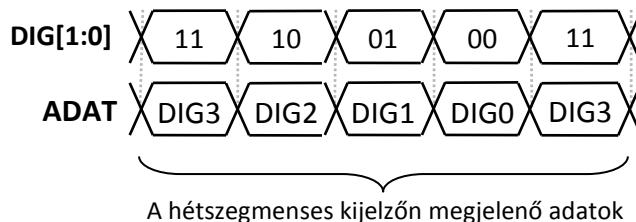
A LOGSYS ECP2 FPGA kártyán található 4 digites hétszegmenses kijelző bekötését a 3-2. táblázat és a 3-1. ábra mutatja. A karakterek DIG0-tól DIG3-ig vannak számozva, a bal szélső karakter a DIG3, a jobb szélső karakter a DIG0. A hétszegmenses kijelző szegmensvezérlő jelei aktív alacsony szintűek. A karakter kiválasztó jeleket egy külső SN74LVC138 típusú dekóder állítja elő.

3-2. táblázat: A hétszegmenses kijelző bekötése.



3-1. ábra: A hétszegmenses kijelző bekötése.

A hétszegmenses kijelző időmultiplexelt vezérlését a 3-2. ábra szemlélteti. A kijelző esetén hét vezérlőjel közös, ezekkel lehet az egyes szegmensekhez tartozó LED-eket bekapcsolni. A kétbites DIG[1:0] kiválasztó jel segítségével lehet az adott sorszámú karaktert engedélyezni a kijelzőn (egyszerre csak egy karakter lehet aktív). A DIG[1:0] jel az SN74LVC138 dekóder bemenetére kapcsolódik, amely előállítja a karakterek számára az aktív-alacsony kiválasztó (anódvezérlő) jelet.



3-2. ábra: A hétszegmenses kijelző időmultiplexelt vezérlése.

4 Beviteli eszközök

4.1 DIP kapcsoló

A LOGSYS ECP2 FPGA kártyán található 8-as DIP kapcsoló bekötését a 4-1. táblázat mutatja. A kapcsolók 0-tól 7-ig vannak számozva, a bal szélső kapcsoló sorszáma a 7, a jobb szélső kapcsoló sorszáma a 0. Az adott FPGA láb a kapcsoló alsó állásában logikai alacsony szintű (0 V), a kapcsoló felső állásában pedig logikai magas szintű (3,3 V) lesz.

4-1. táblázat: A DIP kapcsoló bekötése.

Kapcsoló	7	6	5	4	3	2	1	0
FPGA lab	P71	P70	P69	P68	P67	P66	P65	P63

4.2 Nyomógombok

A LOGSYS Cyclone III FPGA kártyán található 4 darab nyomógomb bekötését a 4-2. táblázat mutatja. A nyomógombok jelölése balról jobbra rendre BTN3-BTN0. Az adott FPGA lábra logikai magas szint (3,3 V) kerül a nyomógomb megnyomása esetén.

4-2. táblázat: A nyomógombok bekötése.

Nyomágomb	BTN3	BTN2	BTN1	BTN0
FPGA lab	P52	P53	P50	P49

5 Órajel források

Az FPGA a kártyán lévő 16 MHz-es oszcillátortól és a fejlesztői port CLK vonaláról kaphat órajelet. Mindkettő az FPGA egy-egy órajel bemeneti lábára (GCLK) csatlakozik. Az oszcillátor 16 MHz-es órajeléből az FPGA-ban található PLL és DLL blokkok segítségével egyéb frekvenciák is előállíthatók. Az órajel források bekötését az 5-1. táblázat mutatja.

5-1. táblázat: Az órajel források bekötése.

Órajel forrás	FPGA lab
16MHz-es oszcillátor	P101
Fejlesztői port CLK vonala	P17

6 FPGA konfigurációs módok

A LOGSYS ECP2 FPGA kártya esetén kétféle konfigurációs mód lehetséges. Az FPGA felkonfigurálható a fejlesztői port JTAG interfészén keresztül, illetve az eszköz képes magát felkonfigurálni a kártyán lévő SPI buszos soros FLASH memóriából is. A konfigurációs mód egy jumperrel választható ki (lásd a 6-1. táblázatot). A JTAG interfész a kiválasztott módtól függetlenül minden rendelkezésre áll.

6-1. táblázat: Az FPGA lehetséges konfigurációs módjai

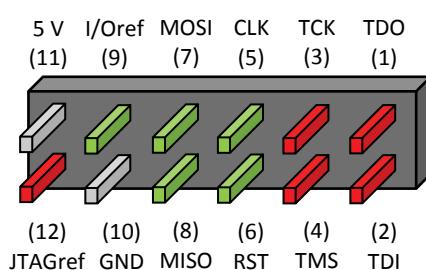
Jumper állása	Konfigurációs mód	Leírás
	JTAG	Az FPGA-t a JTAG interfészen keresztül kell felkonfigurálni.
	SPI	Az FPGA az SPI buszos soros FLASH memóriából konfigurálja fel magát a tápfeszültség bekapcsolása vagy a PROG gomb megnyomása után.

7 LOGSYS fejlesztői port

A LOGSYS fejlesztői kábel a fejlesztői porton keresztül illeszthető a kártyához. A fejlesztői port az alábbi interfésekkel rendelkezik:

- JTAG interfész: TDI, TDO, TCK és TMS vonalak
- Vezérlési interfész:
 - CLK órajel bemenet a fejlesztői kábeltől az FPGA felé
 - RST reset bemenet a fejlesztői kábeltől az FPGA felé
- Soros kommunikációs interfész:
 - MOSI soros adat bemenet a fejlesztői kábeltől az FPGA felé
 - MISO soros adat kimenet az FPGA-tól a fejlesztői kábel felé
- Tápellátás:
 - 5 V tápfeszültség bemenet
 - Referenciafeszültség kimenetek a fejlesztői kábel számára: V_{ref} I/O, V_{ref} JTAG

A fejlesztői port tüskesorának lábkiosztása a 7-1. ábrán látható. A csatlakozó vezérlési és soros kommunikációs vonalainak bekötését a 7-1. táblázat mutatja. Mivel a MOSI, a CLK és az RST bemeneteken nincs külső lehúzó/felhúzó ellenállás, ezért használatuk esetén a hozzájuk tartozó FPGA I/O lábakon engedélyezni kell a belső lehúzó/felhúzó ellenállást. Ellenkező esetben ezek a bemenetek lebegni fognak és a letöltött terv nem fog megfelelően működni. A MISO kimenetre egy külső 22 k Ω -os felhúzó ellenállás van kötve.



7-1. táblázat: A fejlesztői port bekötése.

Jel	Irány	FPGA lánca
MOSI	bemenet	P144
MISO	kimenet	P1
CLK	bemenet	P17
RST	bemenet	P2

7-1. ábra: A fejlesztői port tüskesorának lábkiosztása.

8 Tápellátás

Az FPGA kártya 5 V-os tápfeszültséget igényel. A tápellátás alapvetően a fejlesztői kábelről történik, de lehetőség van egyéb külső 5 V-os egyenfeszültség forrás csatlakoztatására is. Az 5 V DC tápcsatlakozó védett a fordított polaritású bekötés ellen.

Az FPGA a működéséhez 3,3 V-os (I/O vonalak, konfigurációs interfész) és 1,2 V-os (belő mag, PLL, DLL) tápfeszültséget igényel. Ezeket a feszültségeket az 5 V-os tápfeszültségből külön tápegységek állítják elő. A kártyán található összes periféria, valamint az I/O és a konfigurációs vonalak 3,3 V-ról működnek. A fejlesztői kábel 3,3 V-os I/O referenciafeszültséget (I/Oref) és 3,3 V-os JTAG referenciafeszültséget (JTAGref) kap a fejlesztői porton keresztül.

9 Bővítőcsatlakozók

A LOGSYS ECP2 FPGA kártyához a kiegészítő modulok illesztését két 16 pólusú csatlakozó teszi lehetővé. Mindkét csatlakozó lábkiosztása azonos, ez a kártya szerinti nézetből a 9-1. ábrán látható. A csatlakozókra ki van vezetve a 3,3 V-os és az 5 V-os tápfeszültség is, azonban az adatvonalak 3,3 V-ról működnek és nem 5 V toleránsak. A 13 adatvonal mindenike kétféle irányú. A bővítőcsatlakozók bekötését a 9-1. táblázat és a 9-2. táblázat mutatja.

(15) I/O	(13) I/O	(11) I/O	(9) I/O	(7) I/O	(5) I/O	(3) +3,3V	(1) GND
(16) I/O	(14) I/O	(12) I/O	(10) I/O	(8) I/O	(6) I/O	(4) I/O	(2) +5V

9-1. ábra: A bővítőcsatlakozók lábkiosztása.

9-1. táblázat: Az A bővítőcsatlakozó bekötése.

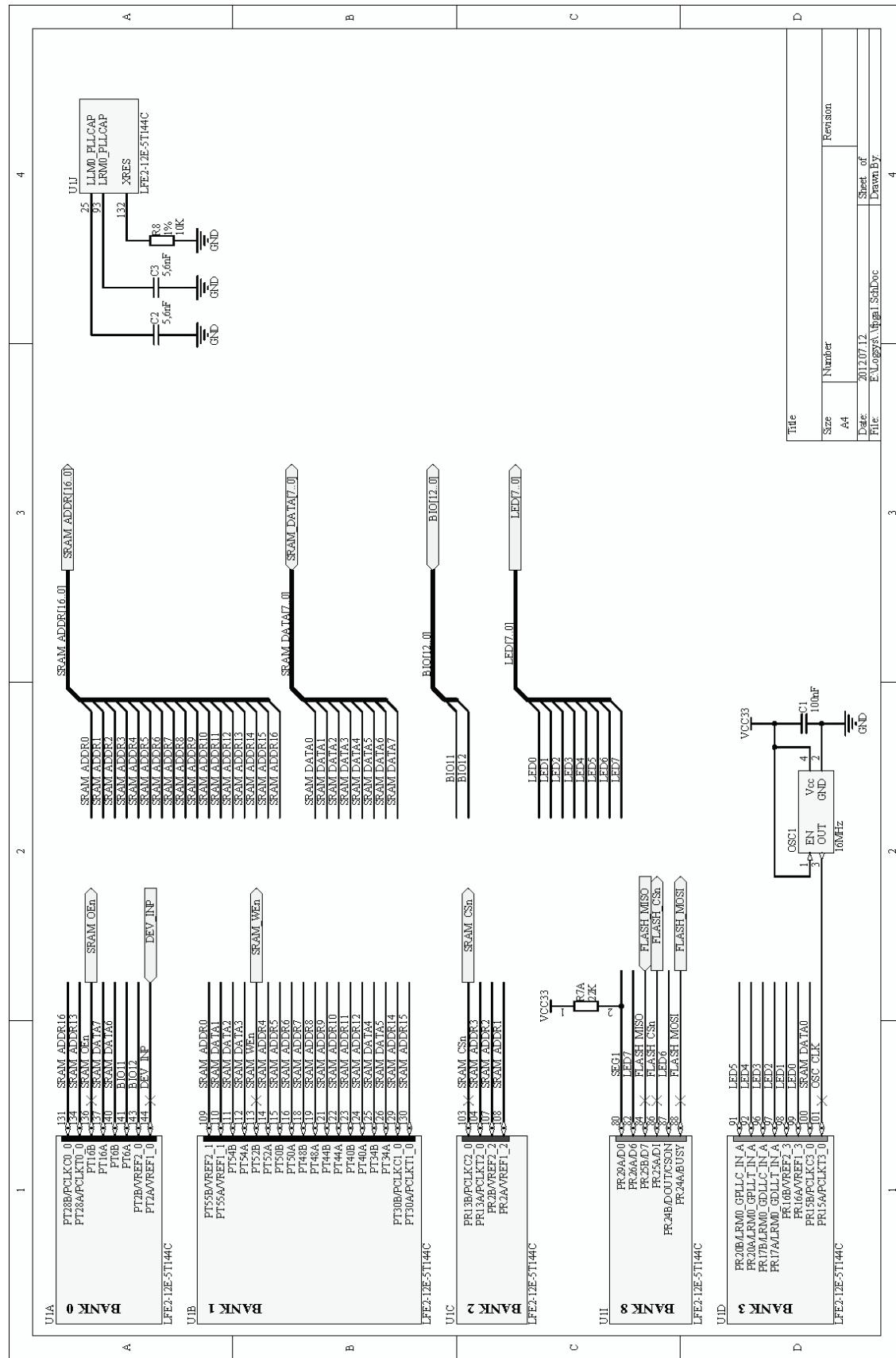
A bővítőcsatlakozó		
Csatlakozó lab	Irány	FPGA lab
4	kétirányú	P19
5	kétirányú	P44
6	kétirányú	P20
7	kétirányú	P43
8	kétirányú	P23
9	kétirányú	P41
10	kétirányú	P24
11	kétirányú	P40
12	kétirányú	P26
13	kétirányú	P38
14	kétirányú	P27
15	kétirányú	P37
16	kétirányú	P28

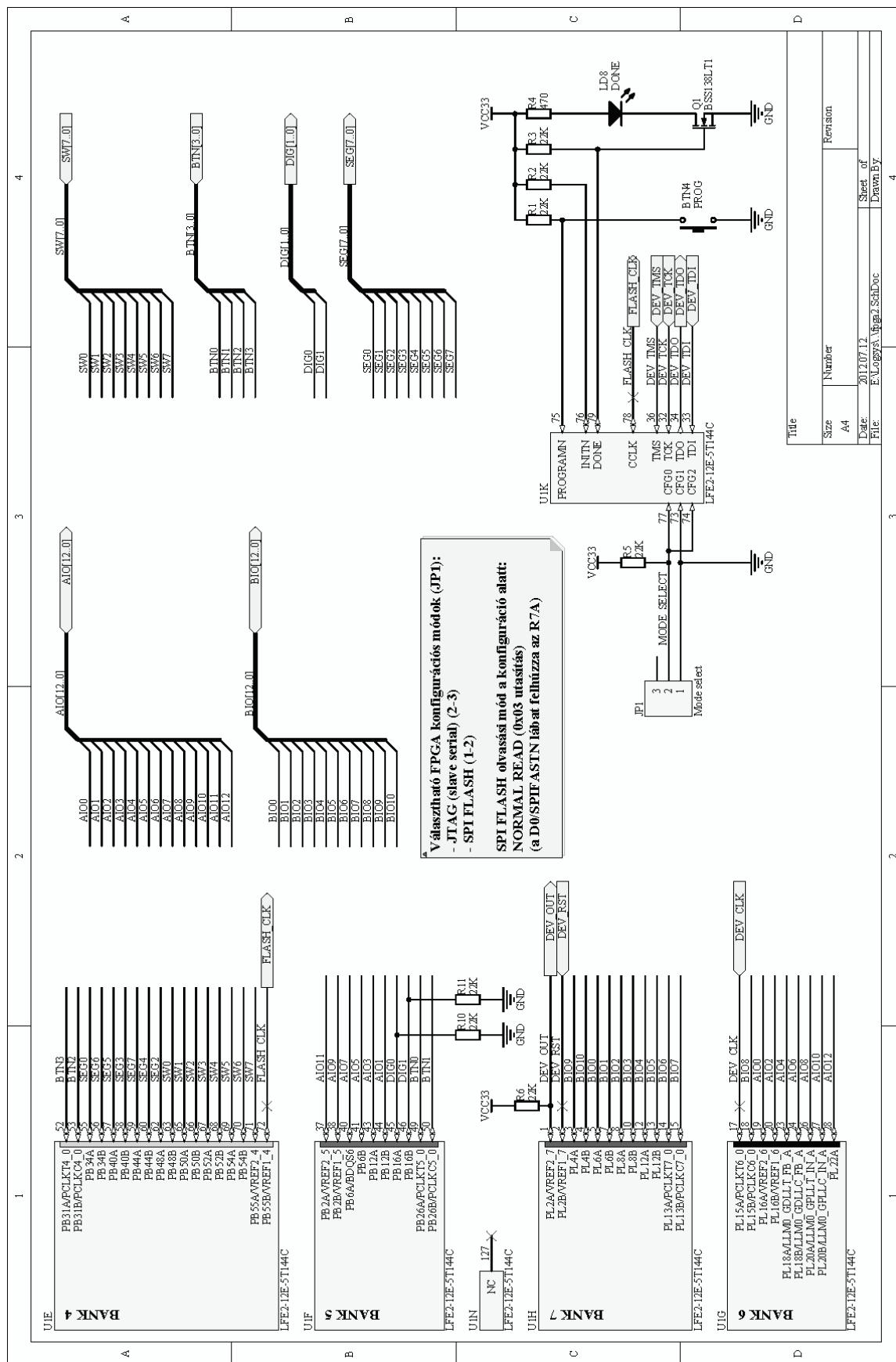
9-2. táblázat: A B bővítőcsatlakozó bekötése.

B bővítőcsatlakozó		
Csatlakozó lab	Irány	FPGA lab
4	kétirányú	P5
5	kétirányú	P7
6	kétirányú	P8
7	kétirányú	P10
8	kétirányú	P12
9	kétirányú	P13
10	kétirányú	P14
11	kétirányú	P15
12	kétirányú	P18
13	kétirányú	P3
14	kétirányú	P4
15	kétirányú	P141
16	kétirányú	P143

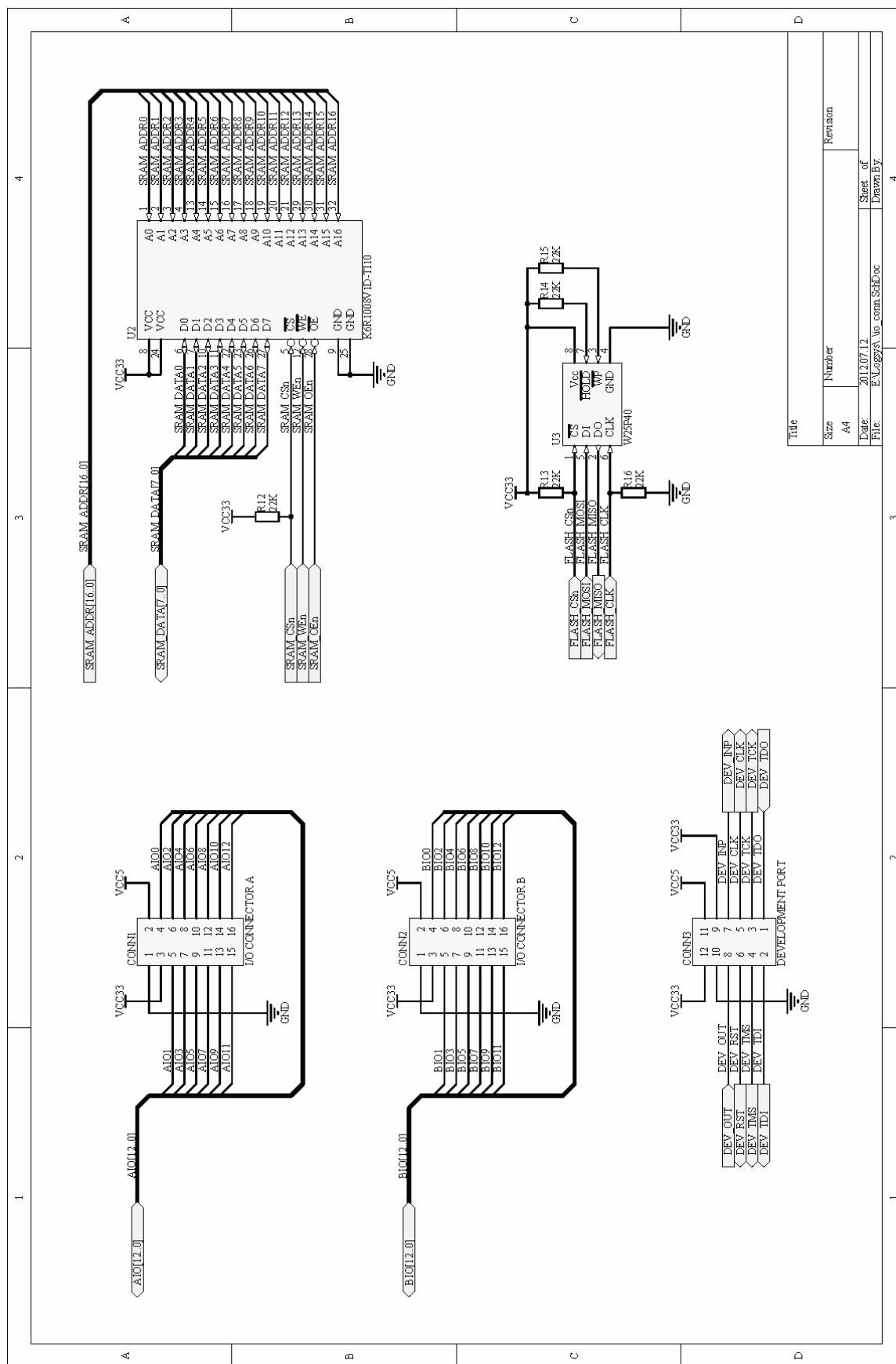
10 A kártya kapcsolási rajza

10.1 FPGA

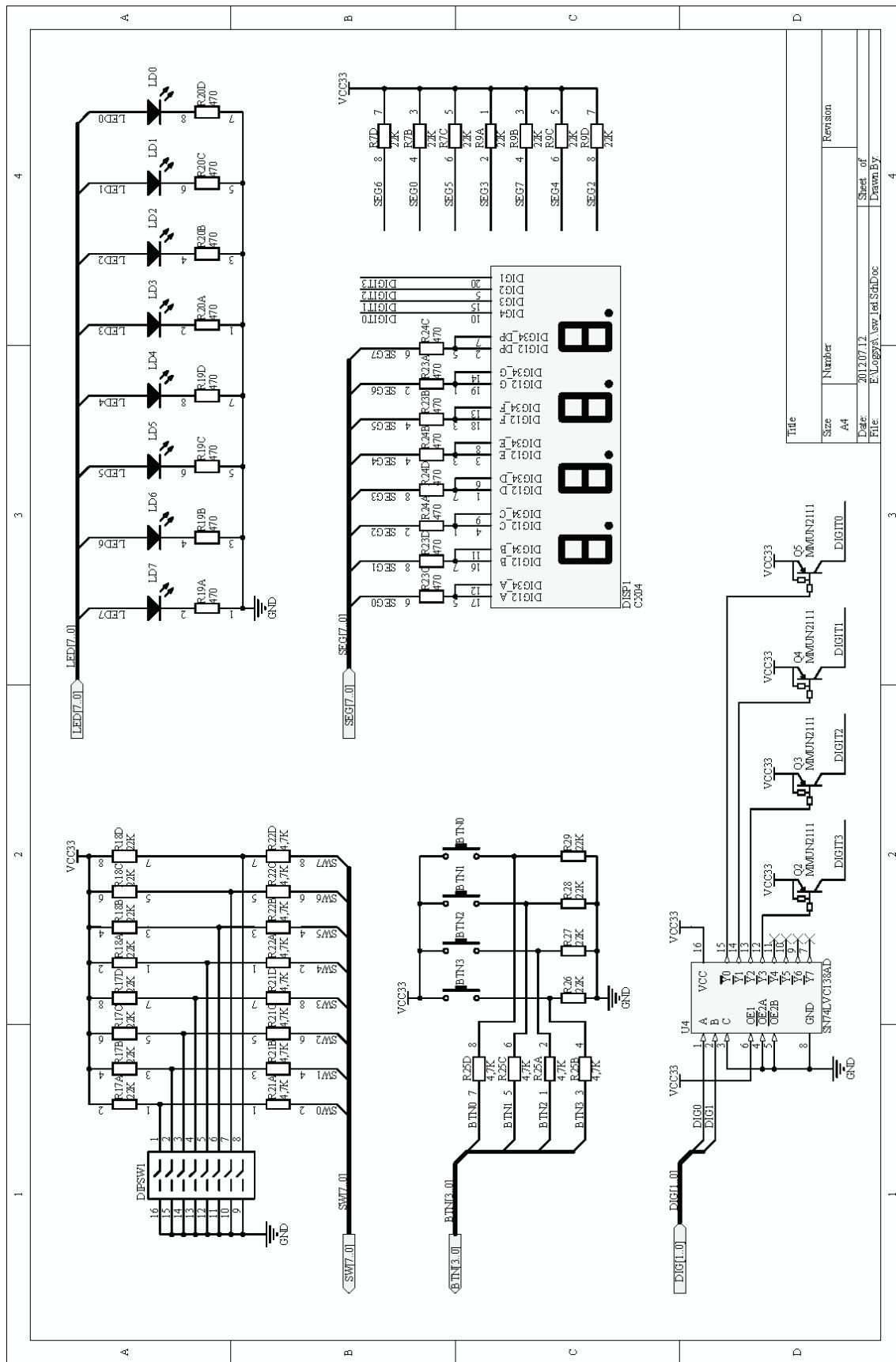




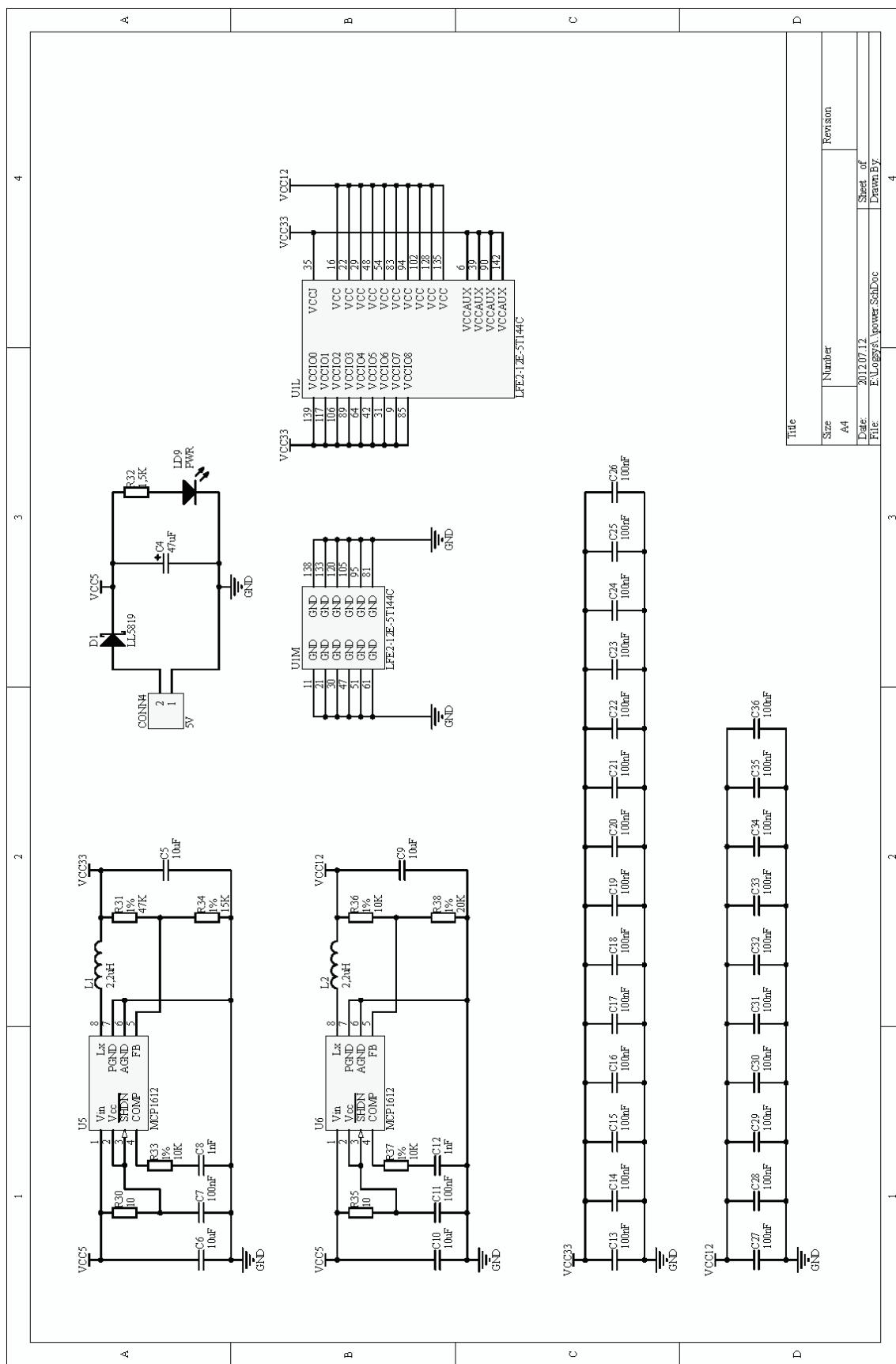
10.2 Csatlakozók, memóriák



10.3 LED-ek, kijelzők, DIP kapcsoló, nyomógombok



10.4 Tápegység



Változások a dokumentumban

Dátum	Verzió	Megjegyzés
2012. szeptember 18.	1.0	Az első kiadás.