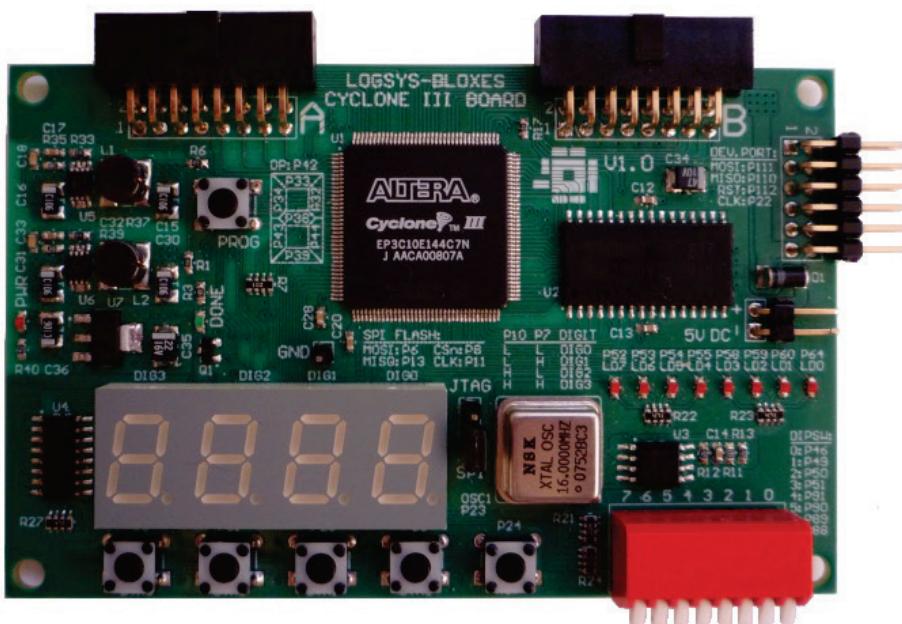




LOGSYS

LOGSYS CYCLONE III FPGA KÁRTYA



2012. szeptember 18.

Tartalomjegyzék

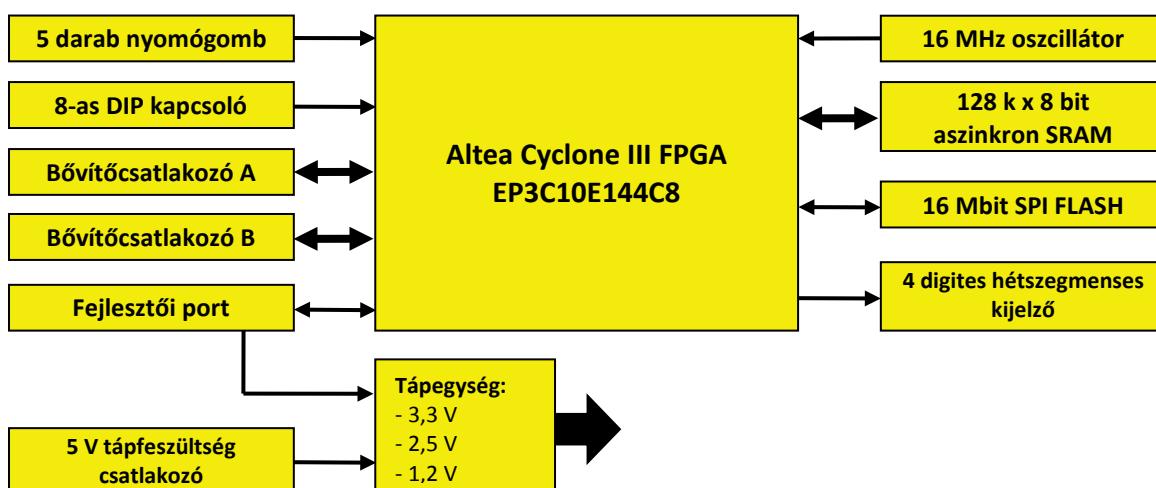
1	Bevezetés.....	1
2	Memóriák	3
2.1	Aszinkron SRAM.....	3
2.2	SPI buszos soros FLASH memória.....	3
3	Megjelenítő eszközök.....	4
3.1	LED-ek	4
3.2	Hétszegmenses kijelző	4
4	Beviteli eszközök.....	5
4.1	DIP kapcsoló.....	5
4.2	Nyomógombok.....	5
5	Órajel források	5
6	FPGA konfigurációs módok	6
7	LOGSYS fejlesztői port.....	6
8	Tápellátás.....	7
9	Bővítőcsatlakozók	7
10	A kártya kapcsolási rajza	8
10.1	FPGA.....	8
10.2	Csatlakozók, memóriák	10
10.3	LED-ek, kijelzők, DIP kapcsoló, nyomógombok	11
10.4	Tápegység	12
	Változások a dokumentumban.....	13

1 Bevezetés

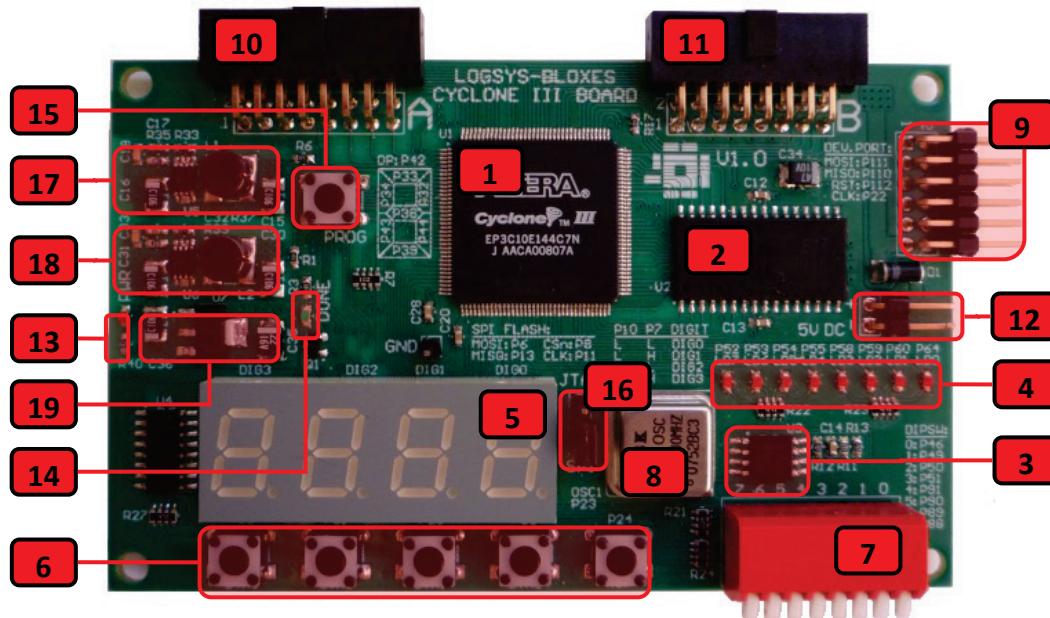
A LOGSYS Cyclone III FPGA kártya egy egyszerű felépítésű, elsősorban kezdő felhasználók számára készült FPGA kártya. A felhasznált FPGA-nak köszönhetően azonban alkalmas összetettebb tervek megvalósítására is. A kártya blokkvázlata az 1-1. ábrán látható. A kártya felépítését az 1-2. ábra szemlélteti.

A kártyán az alábbi komponensek találhatók:

- Altera [EP3C10E144C8](#) típusú FPGA, amely lehetővé teszi összetettebb logikák és kisebb mikroprocesszoros rendszerek megvalósítását. Az eszköz főbb jellemzői:
 - 10320 darab 4 bemenetű LUT és flip-flop
 - 46 darab 9 kbites blokk-RAM
 - 23 darab 18 x 18 bites előjeles szorzó
 - 2 darab PLL
- Memóriák a program és az adatok tárolására:
 - Egy 128 k x 8 bites, 10 ns-os aszinkron SRAM (Samsung K6R1008V1D-TI10)
 - Egy 16 Mbites SPI buszos soros FLASH memória (Winbond W25P16 / W25X16)
 - A soros FLASH memória konfigurációs memóriaként is szolgál az FPGA számára
- Megjelenítő eszközök:
 - 8 darab LED
 - 4 digitus hétszegmenses kijelző
- Beviteli eszközök:
 - 5 darab nyomógomb
 - 8-as DIP kapcsoló
- Egy 16 MHz-es oszcillátor
- Csatlakozó a LOGSYS fejlesztői kábel számára
- 2 darab csatlakozó a kiegészítő modulok számára:
 - 13 FPGA I/O láb
 - 5 V és 3,3 V tápfeszültség kimenet



1-1. ábra: A LOGSYS Cyclone III FPGA kártya blokkvázlata.



1-2. ábra: A LOGSYS Cyclone III FPGA kártya.

A LOGSYS Cyclone III FPGA kártya felépítése:

1. Altera EP3C10E144C8 típusú FPGA
2. 128 k x 8 bites, 10 ns hozzáférési idejű aszinkron SRAM
3. Winbond W25P16 vagy W25X16 típusú 16 Mbites SPI buszos soros FLASH
4. 8 darab LED
5. 4 digits hétszegmenses kijelző
6. 5 darab nyomógomb
7. 8-as DIP kapcsoló
8. 16 MHz-es oszcillátor
9. Csatlakozó a LOGSYS fejlesztői kábel számára (fejlesztői port)
10. Csatlakozó a kiegészítő modulok számára (A)
11. Csatlakozó a kiegészítő modulok számára (B)
12. 5 V tápfeszültség csatlakozó
13. A bekapcsolt tápfeszültséget jelző piros LED (PWR)
14. Az FPGA sikeres felkonfigurálását jelző zöld LED (DONE)
15. Az FPGA újrakonfigurálását elindító nyomógomb (PROG)
16. Az FPGA konfigurációs módját kiválasztó jumper
17. 3,3 V feszültséget előállító tápegység
18. 1,2 V feszültséget előállító tápegység
19. 2,5 V feszültséget előállító tápegység

2 Memóriák

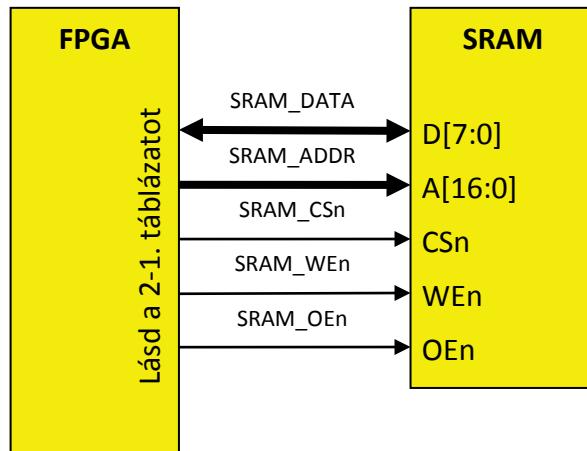
2.1 Aszinkron SRAM

Az FPGA kártyán található Samsung K6R1008V1D-TI10 típusú 128 k x 8 bites, 10 ns elérési idejű aszinkron SRAM bekötését a 2-1. táblázat és a 2-1. ábra mutatja. A vezérlő jelek (CSn, WEn és OEn) aktív alacsony szintűek.

2-1. táblázat: Az SRAM bekötése.

Adatbusz		Címbusz	
Jel	FPGA lóból	Jel	FPGA lóból
D0	P60	A0	P70
D1	P74	A1	P68
D2	P75	A2	P67
D3	P76	A3	P66
D4	P93	A4	P81
D5	P94	A5	P82
D6	P106	A	P83
D7	P105	A7	P85
		A8	P86
		A9	P87
		A10	P88
		A11	P91
		A12	P92
		A13	P103
		A14	P98
		A15	P97
		A16	P96

Vezérlő jelek	
Jel	FPGA lóból
CSn	P62
WEn	P77
OEn	P104



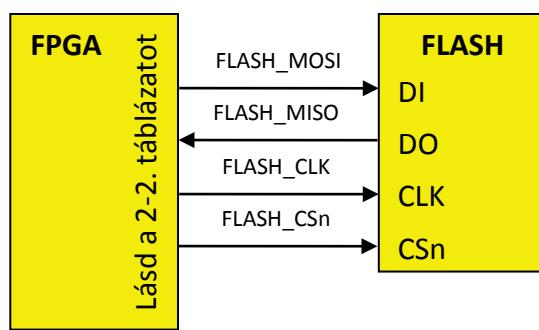
2-1. ábra: Az SRAM bekötése.

2.2 SPI buszos soros FLASH memória

A LOGSYS Cyclone III FPGA kártyán található Winbond W25P16 vagy W25X16 típusú 16 Mbites SPI buszos soros FLASH memória bekötését a 2-2. táblázat és a 2-2. ábra mutatja. A soros FLASH memória konfigurációs memóriaként is szolgál az FPGA számára. Az eszköz működéséről és használatáról részletesen annak adatlapjában olvashatunk, amely letölthető a gyártó honlapjáról: <http://www.winbond.com>. A CSn chip select jel aktív alacsony szintű.

2-2. táblázat: A FLASH memória bekötése.

FLASH	FPGA lóból
DI (MOSI)	P6
DO (MISO)	P13
CLK	P11
CSn	P8



2-2. ábra: A FLASH memória bekötése.

3 Megjelenítő eszközök

3.1 LED-ek

A LOGSYS Cyclone III FPGA kártyán található 8 darab LED bekötését a 3-1. táblázat mutatja. A LED-ek LD0-tól LD7-ig vannak számozva, a bal szélső LED az LD7, a jobb szélső LED az LD0. A LED-ek vezérlő jelei aktív magas szintűek.

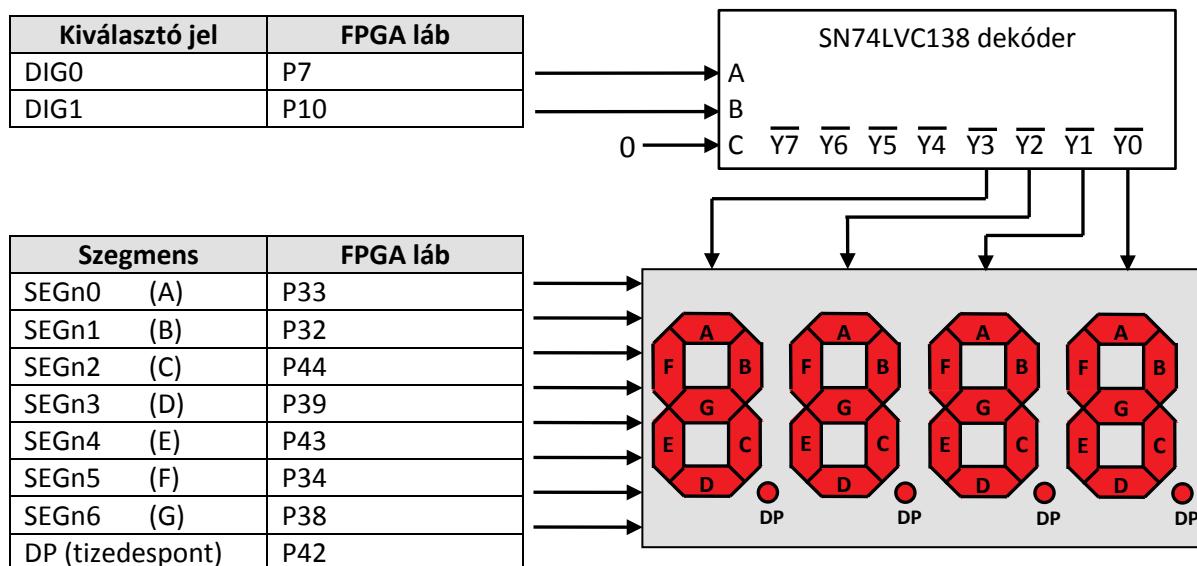
3-1. táblázat: A LED-ek bekötése.

LED	LD7	LD6	LD5	LD4	LD3	LD2	LD1	LD0
FPGA lab	P52	P53	P54	P55	P58	P59	P60	P64

3.2 Hétszegmenses kijelző

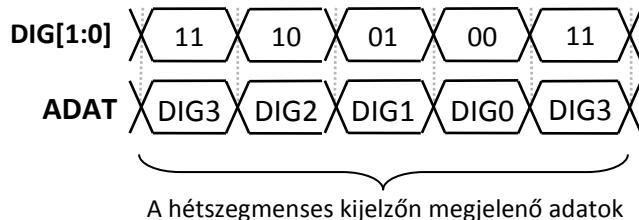
A LOGSYS Cyclone III FPGA kártyán található 4 digits hétszegmenses kijelző bekötését a 3-2. táblázat és a 3-1. ábra mutatja. A karakterek DIG0-tól DIG3-ig vannak számozva, a bal szélső karakter a DIG3, a jobb szélső karakter a DIG0. A hétszegmenses kijelző szegmensvezérlő jelei aktív alacsony szintűek. A karakter kiválasztó jeleket egy külső SN74LVC138 típusú dekóder állítja elő.

3-2. táblázat: A hétszegmenses kijelző bekötése.



3-1. ábra: A hétszegmenses kijelző bekötése.

A hétszegmenses kijelző időmultiplexelt vezérlését a 3-2. ábra szemlélteti. A kijelző esetén hét vezérlőjel közös, ezekkel lehet az egyes szegmensekhez tartozó LED-eket bekapcsolni. A kétbites DIG[1:0] kiválasztó jel segítségével lehet az adott sorszámú karaktert engedélyezni a kijelzőn (egyszerre csak egy karakter lehet aktív). A DIG[1:0] jel az SN74LVC138 dekóder bemenetére kapcsolódik, amely előállítja a karakterek számára az aktív-alacsony kiválasztó (anódvezérlő) jelet.



3-2. ábra: A hétszegmenses kijelző időmultiplexelt vezérlése.

4 Beviteli eszközök

4.1 DIP kapcsoló

A LOGSYS Cyclone III FPGA kártyán található 8-as DIP kapcsoló bekötését a 4-1. táblázat mutatja. A kapcsolók 0-tól 7-ig vannak számozva, a bal szélső kapcsoló sorszáma a 7, a jobb szélső kapcsoló sorszáma a 0. Az adott FPGA láb a kapcsoló alsó állásában logikai alacsony szintű (0 V), a kapcsoló felső állásában pedig logikai magas szintű (3,3 V) lesz.

4-1. táblázat: A DIP kapcsoló bekötése.

Kapcsoló	7	6	5	4	3	2	1	0
FPGA lab	P88	P89	P90	P91	P51	P50	P49	P46

4.2 Nyomógombok

A LOGSYS Cyclone III FPGA kártyán található 5 darab nyomógomb bekötését a 4-2. táblázat mutatja. A nyomógombok jelölése balról jobbra rendre BTN3-BTN0 és RST. Az adott FPGA lábra logikai magas szint (3,3 V) kerül a nyomógomb megnyomása esetén. Az RST gomb elsősorban az alaphelyzetbe állításra szolgál, de tetszőlegesen is felhasználható.

4-2. táblázat: A nyomógombok bekötése.

Nyomágomb	BTN3	BTN2	BTN1	BTN0	RST
FPGA lab	P30	P31	P28	P25	P24

5 Órajel források

Az FPGA a kártyán lévő 16 MHz-es oszcillátortól és a fejlesztői port CLK vonaláról kaphat órajelet. Mindkettő az FPGA egy-egy órajel bemeneti lábára (GCLK) csatlakozik. Az oszcillátor 16 MHz-es órajeléből az FPGA-ban található PLL (Phase Locked Loop) blokkok segítségével egyéb frekvenciák is előállíthatók. Az órajel források bekötését az 5-1. táblázat mutatja.

5-1. táblázat: Az órajel források bekötése.

Órajel forrás	FPGA lab
16MHz-es oszcillátor	P23
Fejlesztői port CLK vonala	P22

6 FPGA konfigurációs módok

A LOGSYS Cyclone III FPGA kártya esetén kétféle konfigurációs mód lehetséges. Az FPGA felkonfigurálható a fejlesztői port JTAG interfészén keresztül, illetve az eszköz képes magát felkonfigurálni a kártyán lévő SPI buszos soros FLASH memóriából is. A konfigurációs mód egy jumperrel választható ki (lásd a 6-1. táblázatot). A JTAG interfész a kiválasztott módtól függetlenül minden rendelkezésre áll.

6-1. táblázat: Az FPGA lehetséges konfigurációs módjai

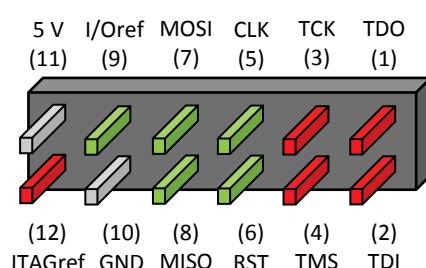
Jumper állása	Konfigurációs mód	Leírás
	JTAG	Az FPGA-t a JTAG interfészen keresztül kell felkonfigurálni.
	SPI	Az FPGA az SPI buszos soros FLASH memóriából konfigurálja fel magát a tápfeszültség bekapcsolása vagy a PROG gomb megnyomása után.

7 LOGSYS fejlesztői port

A LOGSYS fejlesztői kábel a fejlesztői porton keresztül illeszthető a kártyához. A fejlesztői port az alábbi interfésekkel rendelkezik:

- JTAG interfész: TDI, TDO, TCK és TMS vonalak
- Vezérlési interfész:
 - CLK órajel bemenet a fejlesztői kábeltől az FPGA felé
 - RST reset bemenet a fejlesztői kábeltől az FPGA felé
- Soros kommunikációs interfész:
 - MOSI soros adat bemenet a fejlesztői kábeltől az FPGA felé
 - MISO soros adat kimenet az FPGA-tól a fejlesztői kábel felé
- Tápellátás:
 - 5 V tápfeszültség bemenet
 - Referenciafeszültség kimenetek a fejlesztői kábel számára: V_{ref} I/O, V_{ref} JTAG

A fejlesztői port tüskesorának lábkiosztása a 7-1. ábrán látható. A csatlakozó vezérlési és soros kommunikációs vonalainak bekötését a 7-1. táblázat mutatja. A CLK és RST vonalakra 22 kΩ-os lehúzó ellenállások csatlakoznak, a MOSI vonalra pedig egy 22 kΩ-os felhúzó ellenállás csatlakozik. Így ezeken a bemeneteken akkor is valós logikai szintek jelennek meg, ha nincsenek meghajtva. A MISO kimenetre egy 22 kΩ-os felhúzó ellenállás van kötve.



7-1. táblázat: A fejlesztői port bekötése.

Jel	Irány	FPGA lab
MOSI	bemenet	P111
MISO	kimenet	P110
CLK	bemenet	P22
RST	bemenet	P112

7-1. ábra: A fejlesztői port tüskesorának lábkiosztása.

8 Tápellátás

Az FPGA kártya 5 V-os tápfeszültséget igényel. A tápellátás alapvetően a fejlesztői kábelről történik, de lehetőség van egyéb külső 5 V-os egyenfeszültség forrás csatlakoztatására is. Az 5 V DC tápcsatlakozó védett a fordított polaritású bekötés ellen.

Az FPGA a működéséhez 3,3 V-os (I/O vonalak), 2,5 V-os (JTAG, PLL) és 1,2 V-os (belő mag, PLL) tápfeszültséget igényel. Ezeket a feszültségeket az 5 V-os tápfeszültségből külön tápegységek állítják elő. A kártyán található összes periféria és az I/O vonalak a JTAG interfész kivételével 3,3 V-ról működnek, a fejlesztői kábel 3,3 V-os I/O referenciafeszültséget (I/Oref) kap a fejlesztői porton keresztül. A JTAG interfész 2,5 V-os feszültségről működik, a fejlesztői kábel 2,5 V-os JTAG referenciafeszültséget (JTAGref) kap a fejlesztői porton keresztül.

9 Bővítőcsatlakozók

A LOGSYS Cyclone III FPGA kártyához a kiegészítő modulok illesztését két 16 pólusú csatlakozó teszi lehetővé. Mindkét csatlakozó lábkiosztása azonos, ez a kártya szerinti nézetből a 9-1. ábrán látható. A csatlakozókra ki van vezetve a 3,3 V-os és az 5 V-os tápfeszültség is, azonban az adatvonalak 3,3 V-ról működnek és nem 5 V toleránsak. A 13 adatvonal mindenike kétirányú. A bővítőcsatlakozók bekötését a 9-1. táblázat és a 9-2. táblázat mutatja.

(15) I/O	(13) I/O	(11) I/O	(9) I/O	(7) I/O	(5) I/O	(3) +3,3V	(1) GND
(16) I/O	(14) I/O	(12) I/O	(10) I/O	(8) I/O	(6) I/O	(4) I/O	(2) +5V

9-1. ábra: A bővítőcsatlakozók lábkiosztása.

9-1. táblázat: Az A bővítőcsatlakozó bekötése.

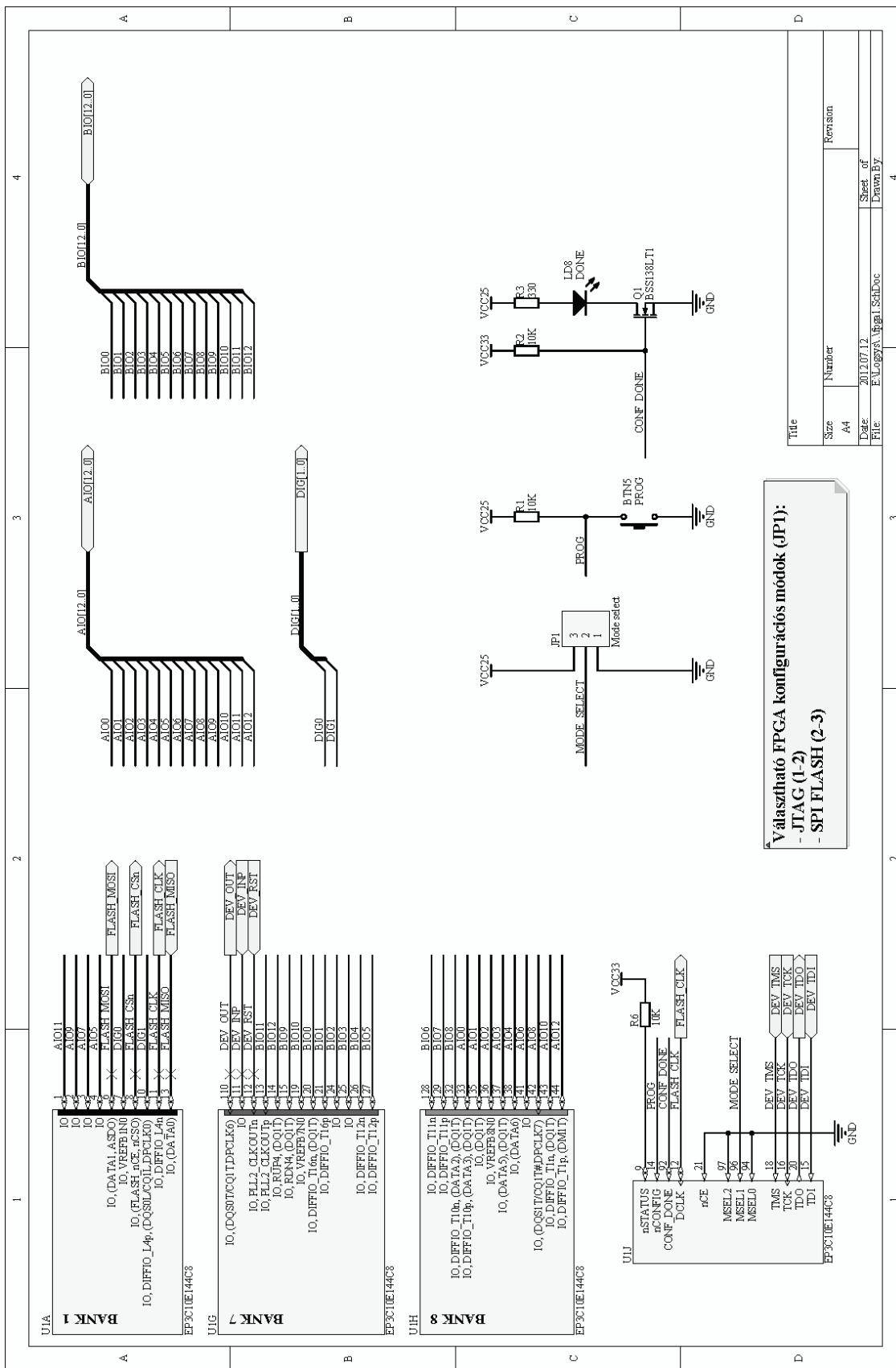
A bővítőcsatlakozó		
Csatlakozó lab	Irány	FPGA lab
4	kétirányú	P133
5	kétirányú	P135
6	kétirányú	P136
7	kétirányú	P137
8	kétirányú	P138
9	kétirányú	P4
10	kéirányú	P141
11	kétirányú	P3
12	kétirányú	P142
13	kétirányú	P2
14	kétirányú	P143
15	kétirányú	P1
16	kétirányú	P144

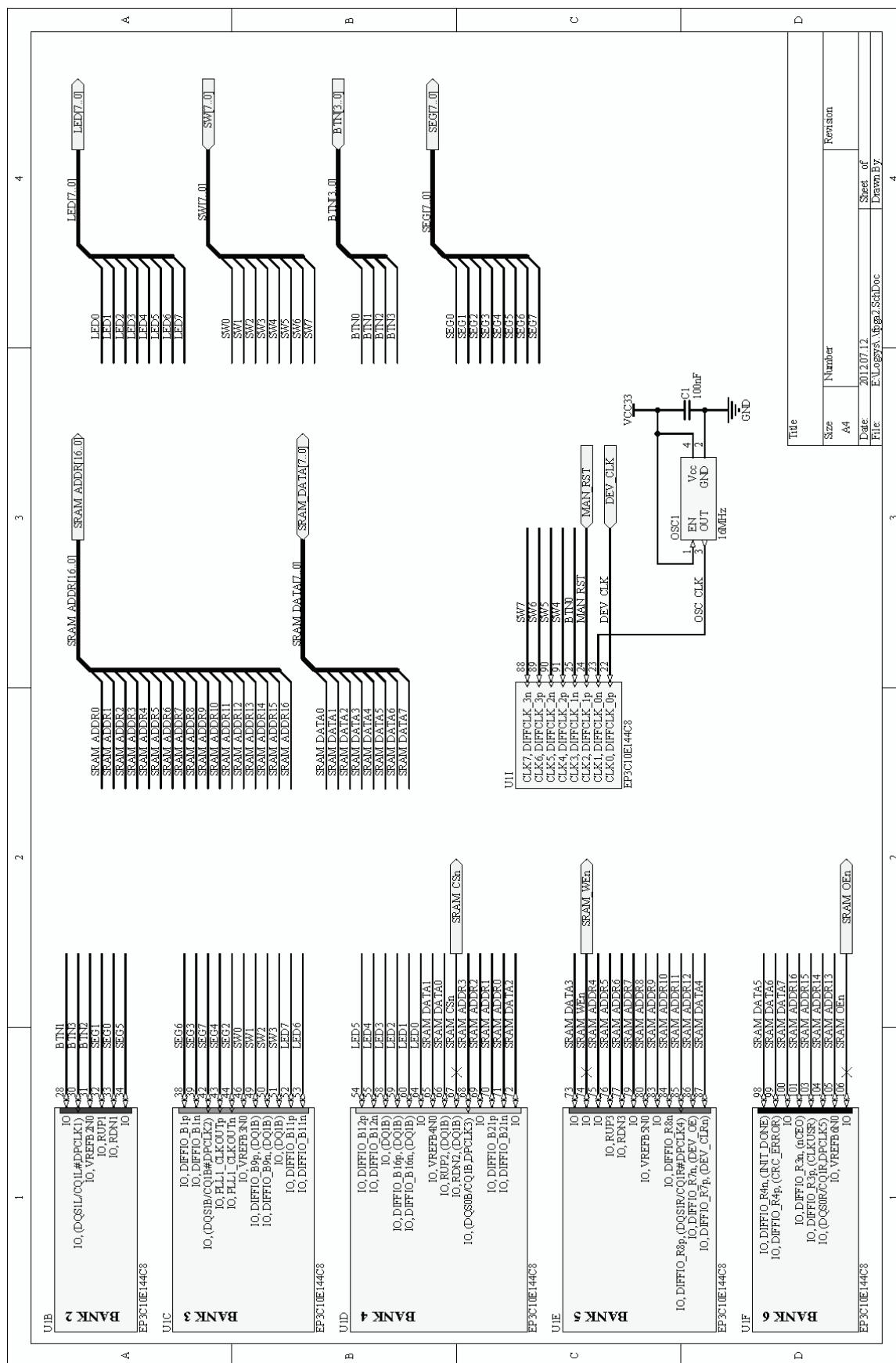
9-2. táblázat: A B bővítőcsatlakozó bekötése.

B bővítőcsatlakozó		
Csatlakozó lab	Irány	FPGA lab
4	kétirányú	P120
5	kétirányú	P121
6	kétirányú	P124
7	kétirányú	P125
8	kétirányú	P126
9	kétirányú	P127
10	kétirányú	P128
11	kétirányú	P129
12	kétirányú	P132
13	kétirányú	P115
14	kétirányú	P119
15	kétirányú	P113
16	kétirányú	P114

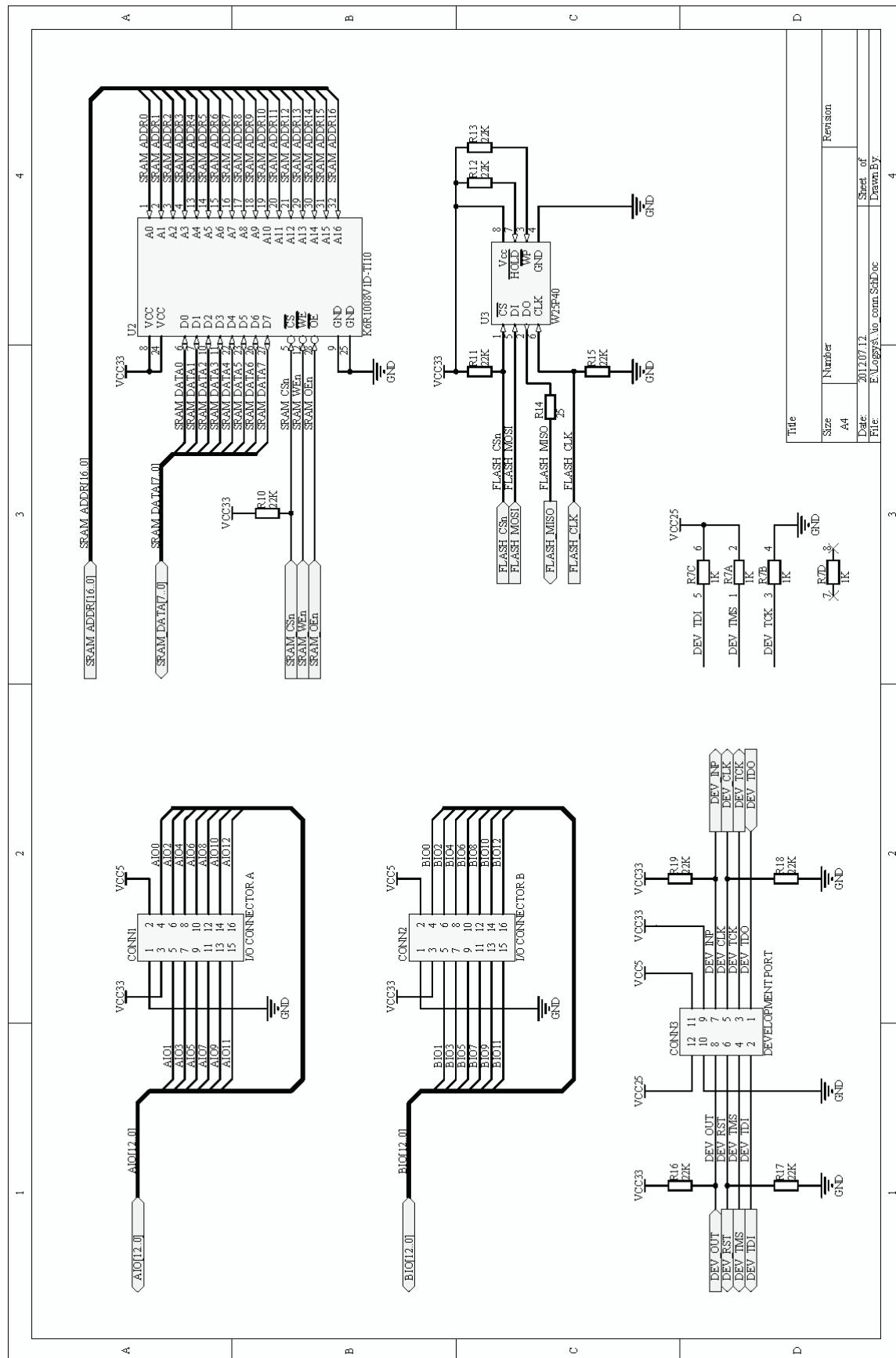
10 A kártya kapcsolási rajza

10.1 FPGA

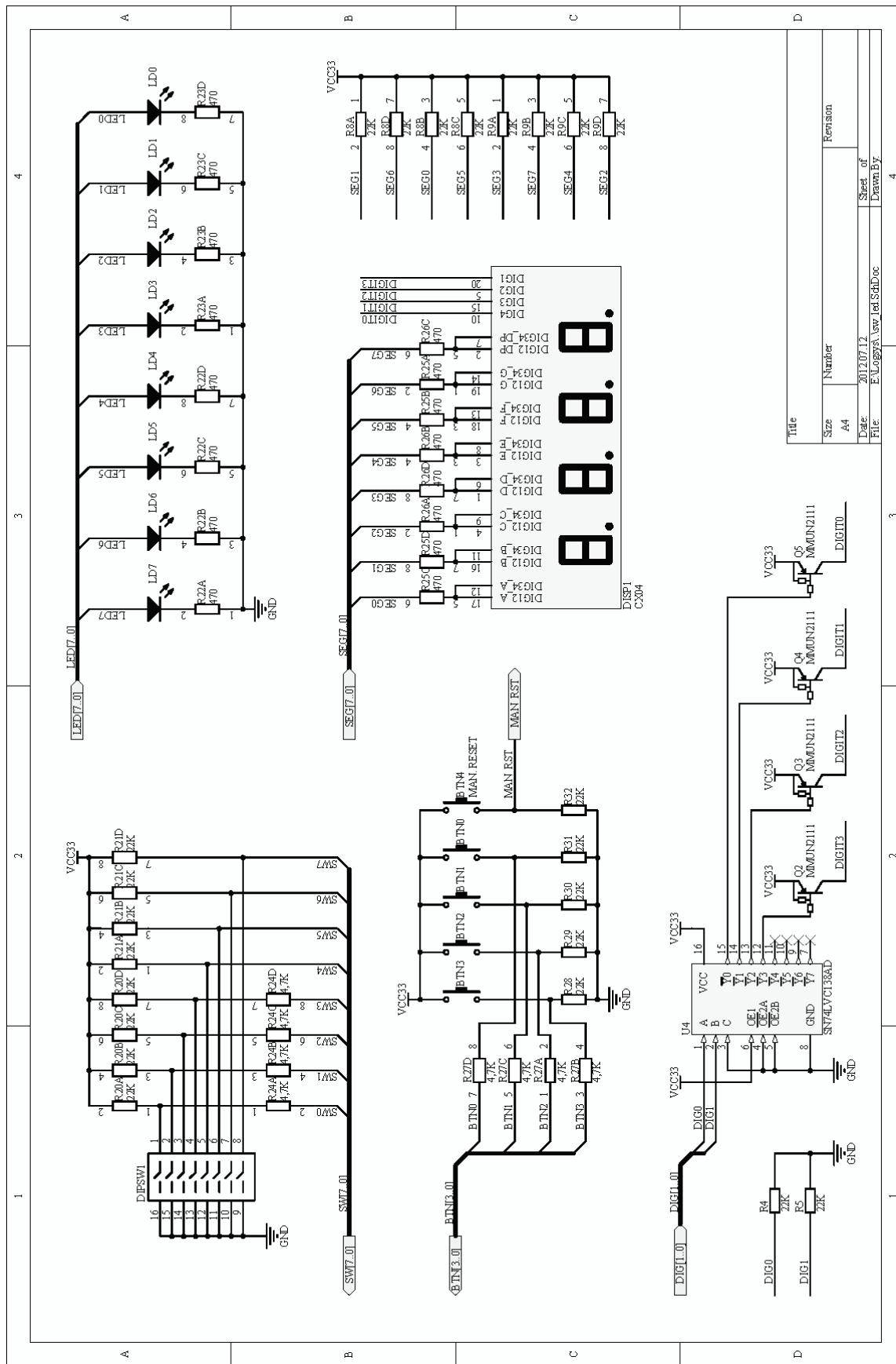




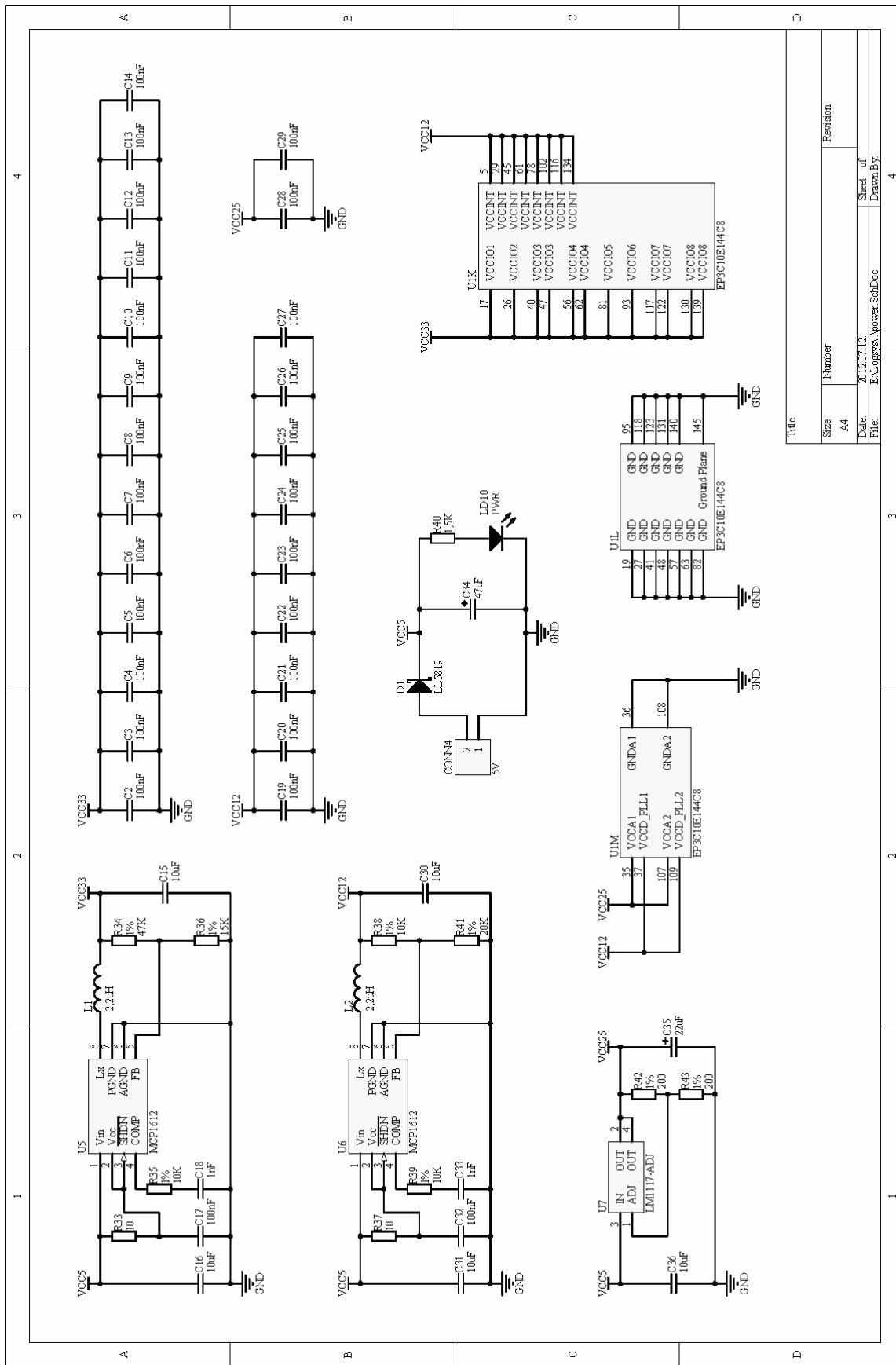
10.2 Csatlakozók, memóriák



10.3 LED-ek, kijelzők, DIP kapcsoló, nyomógombok



10.4 Tápegység



Változások a dokumentumban

Dátum	Verzió	Megjegyzés
2012. szeptember 18.	1.0	Az első kiadás.